Xuzhou GSR Semiconductor
徐州金沙江半导体

GSR065D013A

650V GaN FET in PQFN (source tab)

产品说明

GSR065D013系列 650V、150mΩ 氮化镓 (GaN) FET 为常关型器件。它通过结合最先进的高压 GaNHEMT 与低压硅 MOSFET来提供卓越的安全可靠性。

通过更低的栅极电荷、更低的交叉损耗和更小的反向恢复电荷提供比硅更高的效率。

产品特征

- 通过JEDEC认证的氮化镓技术
- 动态导通电阻生产测试
- 安全稳健的设计
  - 固有寿命测试
  - 宽栅安全裕度
  - 瞬态过压能力
- 极低的Q_{RR}
- 减少交叉损耗
- 符合 RoHS 标准且无卤素封装

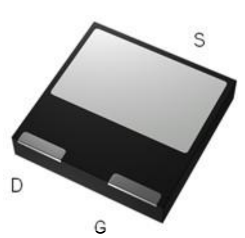
订购信息

Part Number	Package	Package Configuration
GSR065D013A	8x8㎜ PQFN	Source

产品优点

- 提高硬开关和软开关电路的效率
- 提高功率密度
- 减小系统尺寸和重量
- 整体系统成本更低
- 使用常用的栅极驱动器易于驱动
- GSD引脚布局改进

GSR065D013A
PQFN
(top view)

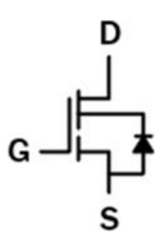


*** 产品应用**

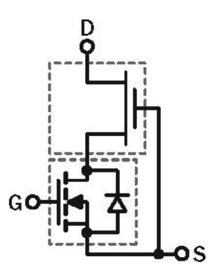
- 消费电子
- 电源适配器
- 小功率开关电源
- 照明

主要规格	
V_{DS} (V) min	650
$V_{DSS(TR)}$ (V) max	800
$R_{DS(on)}$ (mΩ) max*	180
Q_{RR} (nC) typ	40
Q_G (nC) typ	8

*动态电阻；请参见图18和图19



Cascode 示意图符号

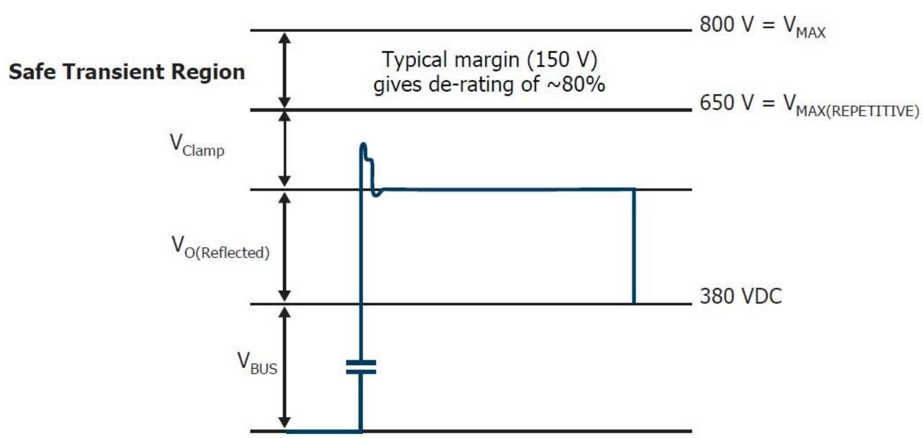


Cascode 器件结构

绝对最大额定值 （Tc=25°C 除非另有说明)

Symbol	Parameter		Limit Value	Unit
V_{DSS}	Drain to source voltage (T_J = -55°C to 150°C)		650	V
$V_{DSS(TR)}$	Transient drain to source voltage [a]		800	
V_{GSS}	Gate to source voltage		±20	
P_D	Maximum power dissipation @T_C=25°C		52	W
I_D	Continuous drain current @T_C=25°C [b]		13	A
	Continuous drain current @T_C=100°C [b]		8.4	A
I_{DM}	Pulsed drain current (pulse width: 10μs)		60	A
T_C	Operating temperature	Case	-55 to +150	°C
T_J		Junction	-55 to +150	°C
T_S	Storage temperature		-55 to +150	°C
T_{SOLD}	Reflow soldering temperature [c]		260	°C

Notes:
a. 在关断状态下，峰值占空比D < 0.01，峰值持续时间为30m秒，不重复
b. 为了提高高电流操作下的稳定性，请参见第 3 页上的电路实现
c. 回流焊 MSL3



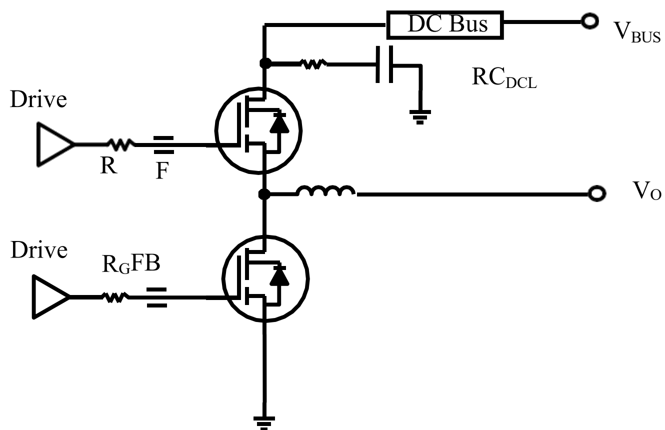
Primary Switch Voltage Stress (264 VAC)

热阻

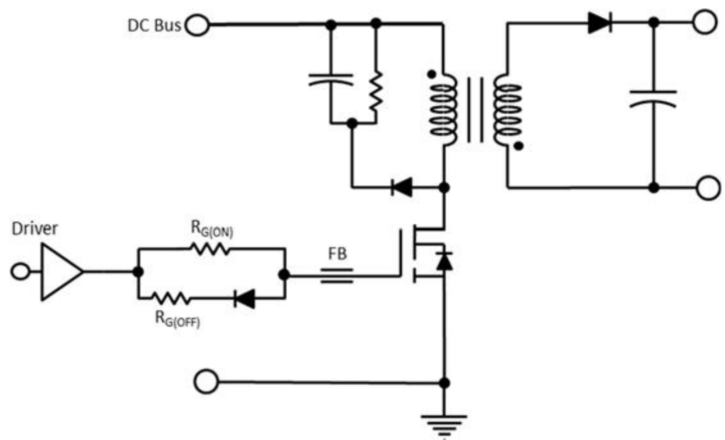
Symbol	Parameter	Typical	Unit
$R_{\Theta JC}$	Junction-to-case	2.4	°C/W
$R_{\Theta JA}$	Junction-to-ambient [d]	50	°C/W

Notes:
d. 用于漏极连接的一层环氧树脂 PCB 上的器件（垂直且无气流冷却，铜面积为 $6cm^2$，厚度为 70μm）

电路实现



简化的半桥示意图



简化的单端原理图

推荐的栅极驱动： (0V,10V)，$R_{G(tot)}$=70Ω[a]

推荐的栅极驱动： (0V, 12V)， $R_{G(ON)}$ = 100 -300 Ω $R_{G(OFF)}$ = 0 - 15 Ω

Gate Ferrite Bead (FB)	Required DC Link RC Snubber (RC_{DCL}) [b]
240Ω @ 100MHz	4.7nF + 2.5Ω

Notes:
a. 仅用于桥式拓扑，RG在单端拓扑中要小得多
b. RC_{DCL} 应尽可能靠近漏极引脚

电气参数 (T_J=25°C 除非另有说明)

Symbol	Parameter	Min	Typ	Max	Unit	Test Conditions
Forward Device Characteristics						
$V_{DSS(BL)}$	Maximum drain-source voltage	650	–	–	V	V_{GS}=0V
$V_{GS(th)}$	Gate threshold voltage	3.3	4	4.8	V	V_{DS}=V_{GS}, I_D=0.5mA
$\Delta V_{GS(th)}/T_J$	Gate threshold voltage temperature coefficient	–	-5.8	–	mV/°C	
$R_{DS(on)eff}$	Drain-source on-resistance [a]	–	150	180	mΩ	V_{GS}=10V, I_D=8.5A, T_J=25°C
		–	307	–		V_{GS}=10V, I_D=8.5A, T_J=150°C
I_{DSS}	Drain-to-source leakage current	–	2.5	25	μA	V_{DS}=650V, V_{GS}=0V, T_J=25°C
		–	10	–		V_{DS}=650V, V_{GS}=0V, T_J=150°C
I_{GSS}	Gate-to-source forward leakage current	–	–	100	nA	V_{GS}=20V
	Gate-to-source reverse leakage current	–	–	-100		V_{GS}=-20V
C_{ISS}	Input capacitance	–	598	–	pF	V_{GS}=0V, V_{DS}=400V, f=1MHz
C_{OSS}	Output capacitance	–	30	–		
C_{RSS}	Reverse transfer capacitance	–	1	–		
$C_{O(er)}$	Output capacitance, energy related [b]	–	43	–	pF	V_{GS}=0V, V_{DS}=0V to 400V
$C_{O(tr)}$	Output capacitance, time related [c]	–	85	–		
Q_G	Total gate charge	–	8	–	nC	V_{DS}=400V, V_{GS}=0V to 10V, I_D=8.5A
Q_{GS}	Gate-source charge	–	3.3	–		
Q_{GD}	Gate-drain charge	–	2	–		
Q_{OSS}	Output charge	–	34	–	nC	V_{GS}=0V, V_{DS}=0V to 400V
$t_{D(on)}$	Turn-on delay	–	37.8	–	ns	V_{DS}=400V, V_{GS}=0V to 12V, I_D=10A,R_G=70Ω,Z_{FB}=240Ωat 100MHz (See Figure 14)
t_R	Rise time	–	5.2	–		
$t_{D(off)}$	Turn-off delay	–	48	–		
t_F	Fall time	–	8	–		

Notes:
a. 动态导通电阻；有关测试电路和条件，条件见图18和图19
b. 当VDS从0V上升到400V时，提供相同存储能量的等效电容
c. 当VDS从0V上升到400V时，提供相同充电时间的等效电容

电气参数(T_J=25°C 除非另有说明)

Symbol	Parameter	Min	Typ	Max	Unit	Test Conditions
Reverse Device Characteristics						
I_S	Reverse current	–	–	8.3	A	V_{GS}=0V, T_C=100°C, ≤20% duty cycle
V_{SD}	Reverse voltage [a]	–	2.4	–	V	V_{GS}=0V, I_S=10A
		–	1.6	–		V_{GS}=0V, I_S=5A
t_{RR}	Reverse recovery time	–	31	–	ns	I_S=10A, V_{DD}=400V, di/dt=1000A/ms
Q_{RR}	Reverse recovery charge	–	40	–	nC	

典型特性(Tc=25℃除非另有说明)

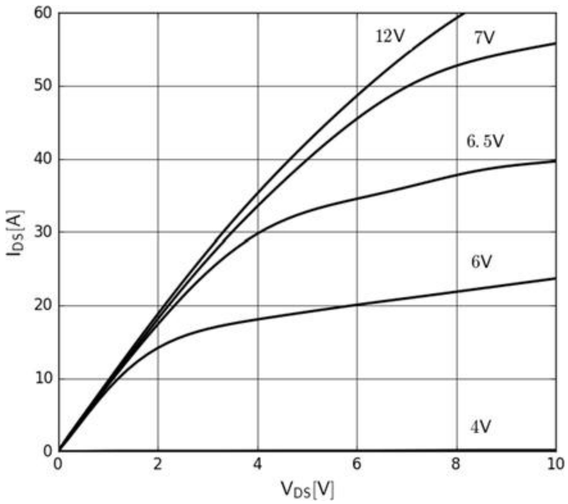


图1.典型输出特性**T_J=25°C**
Parameter: V_{GS}

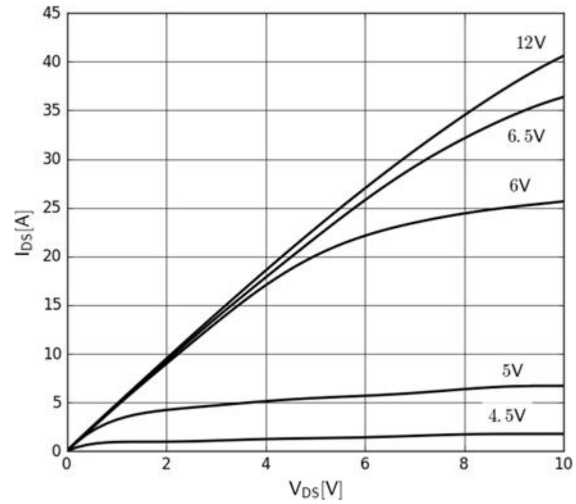


图2. 典型输出特性 **T_J=150°C**
Parameter: V_{GS}

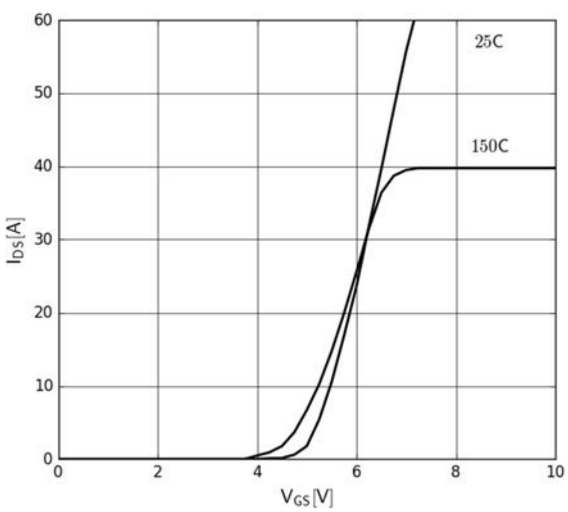


图**3.** 典型转移特性
V_{DS}=10V, parameter: T_J

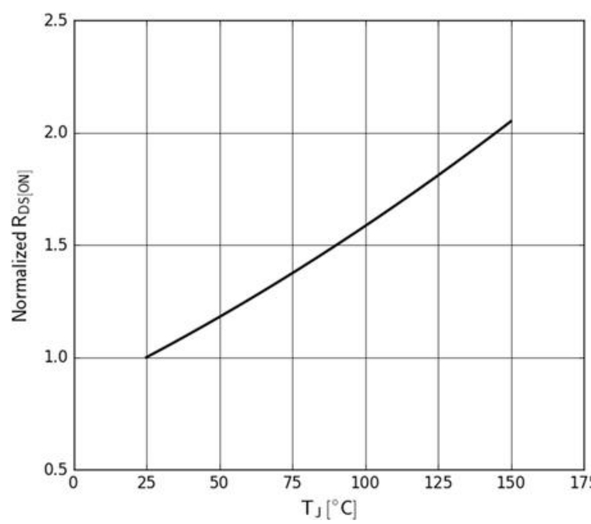


图 **4.** 归一化导通电阻
I_D=16A, V_{GS}=10V

典型特性(Tc=25℃除非另有说明)

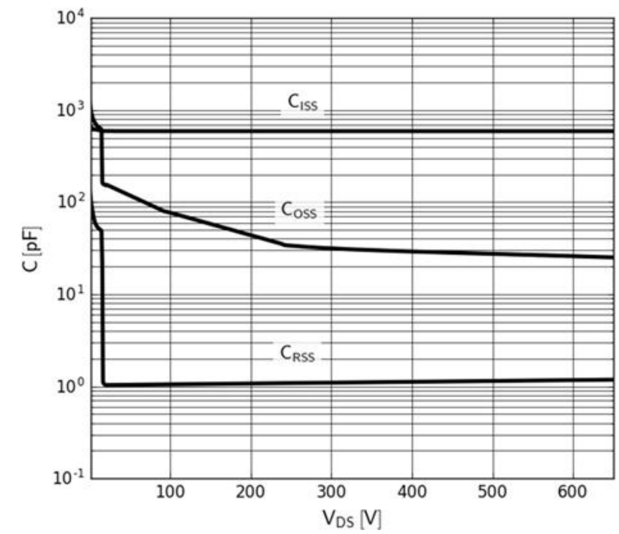


图 **5.** 典型电容
V_{GS}=0V, f=1MHz

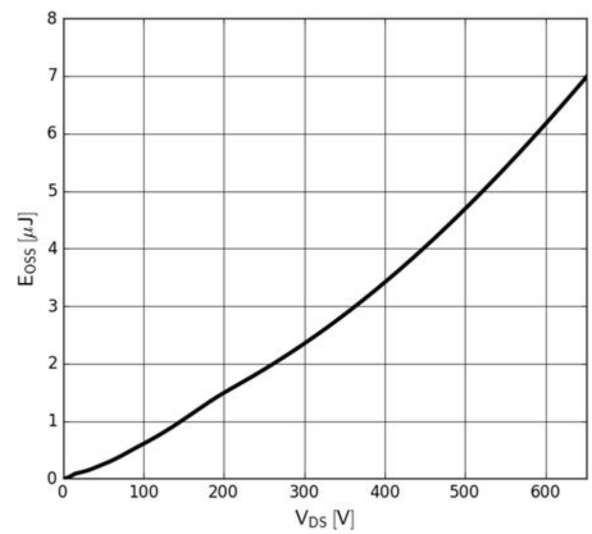


图 6. 典型**Coss**储能

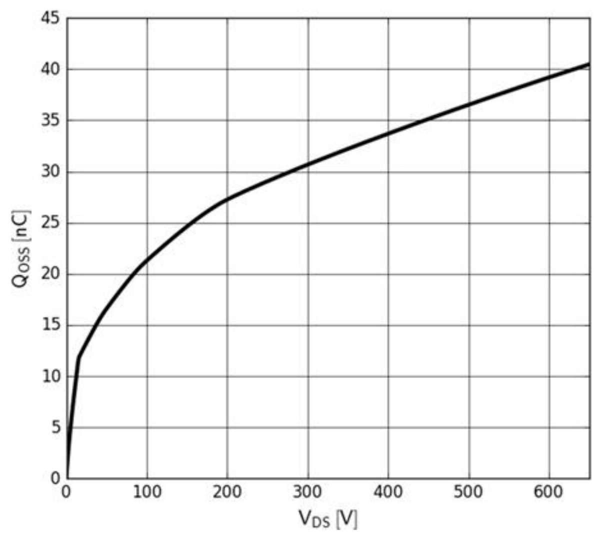


图7. 典型**Qoss**

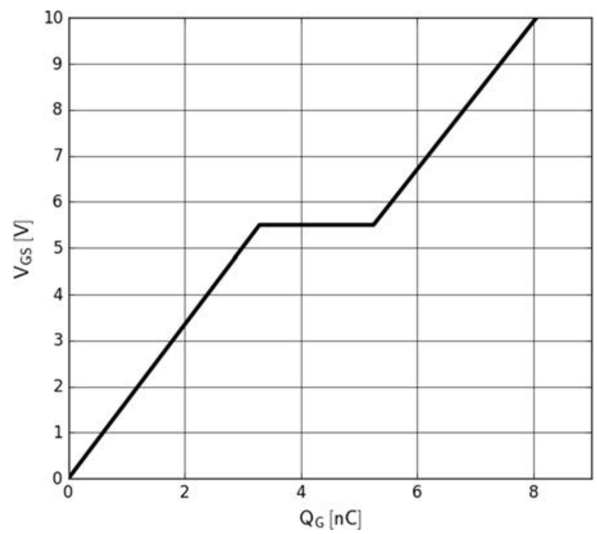


图 8. 典型栅极电荷
I_{DS}=10A, V_{DS}=400V

典型特性(Tc=25℃除非另有说明)

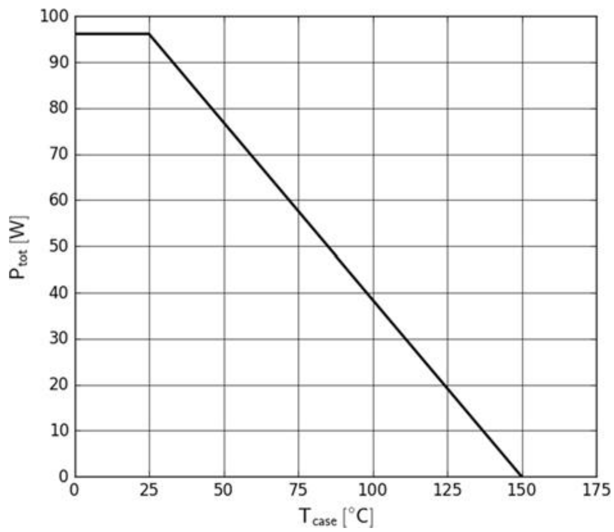


图9. 功耗

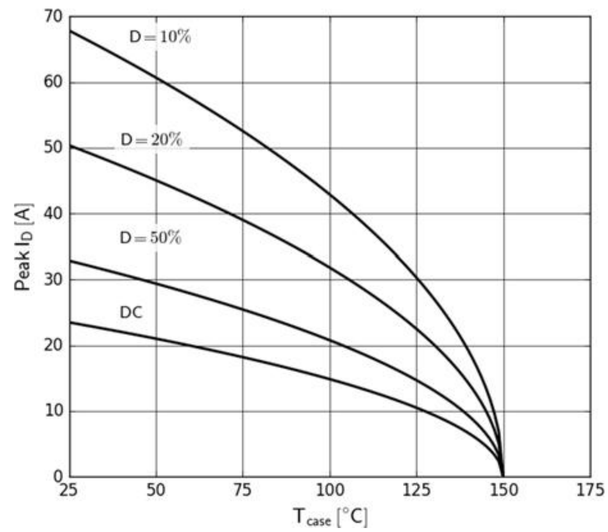


图10. 电流降额
Pulse width ≤ 10μs, VGS ≥ 10V

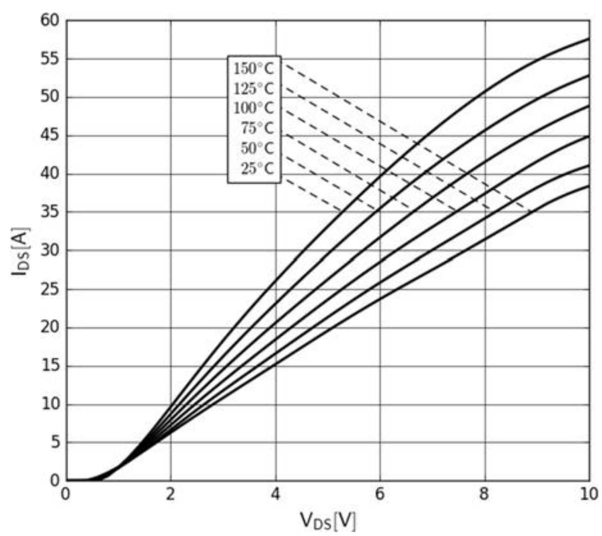


图11. 二极管正向特性
I_S=f(V_{SD}), parameter: T_J

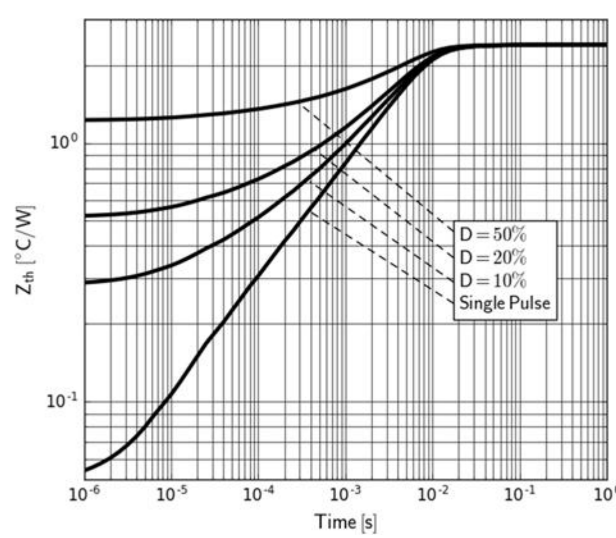


图12. 瞬间热阻

典型特性(Tc=25℃除非另有说明)

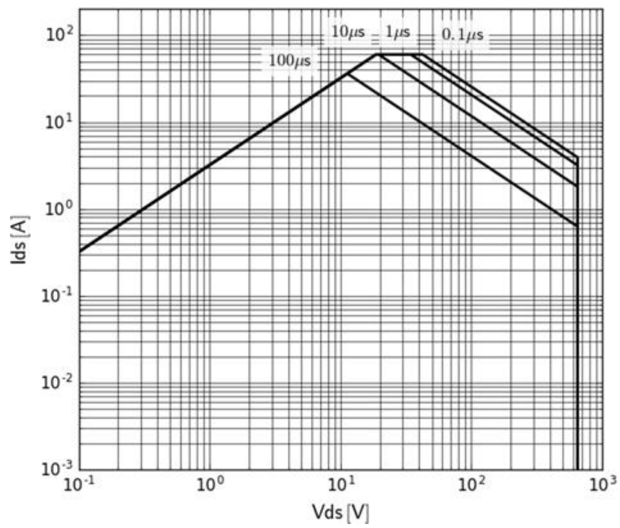


图 13. 安全工作区 **Tc=25°C**

测试电路与波形

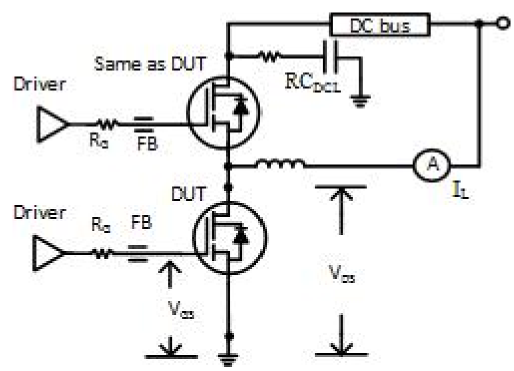


图14.开关时间测试电路

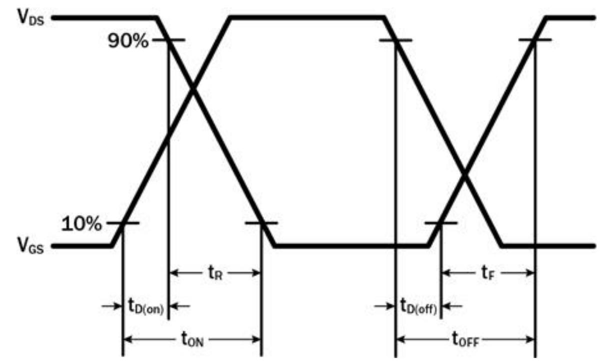


图 15. 开关时间与波形

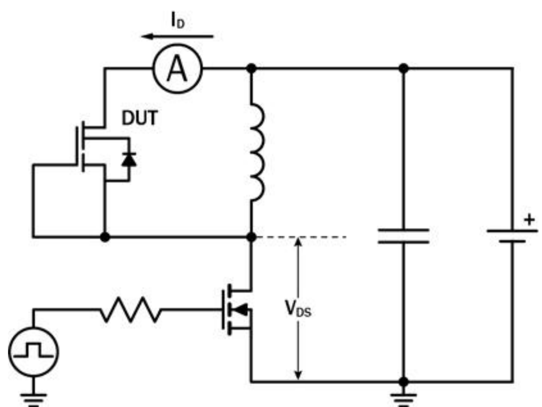


图16.二极管测试电路

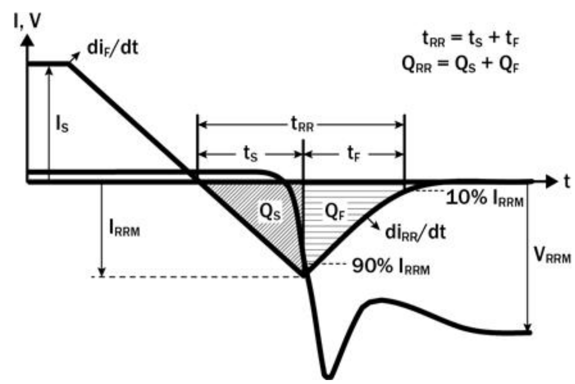


图17.二极管恢复波形

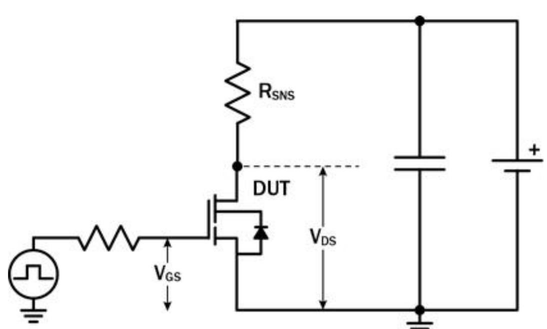


图18.动态 RDS(on)eff 测试电路

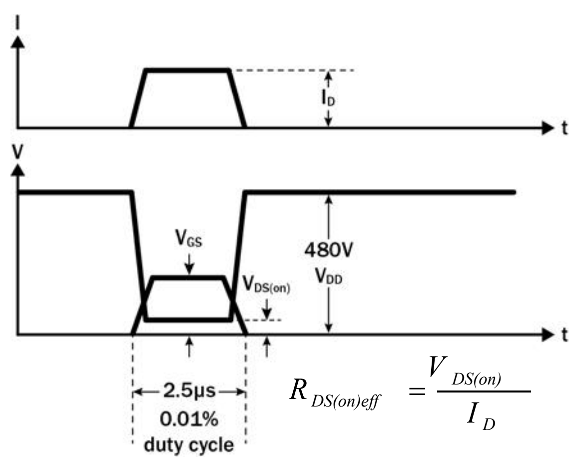


图19.动态 RDS(on)eff 波形

设计注意事项

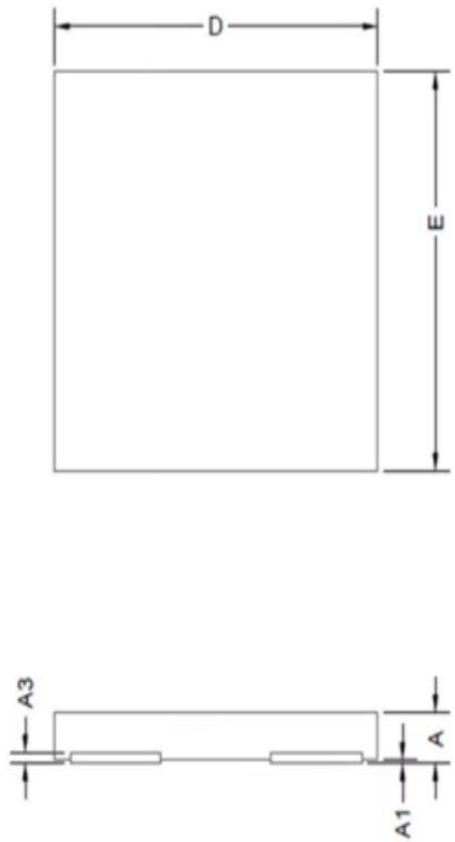
GaN器件的快速开关降低了电流-电压交叉损耗，可实现高频率操作，同时具有高效率。要充分利用GaN的快速开关特性，就需要遵守特定的PCB布局指南和探测技术。

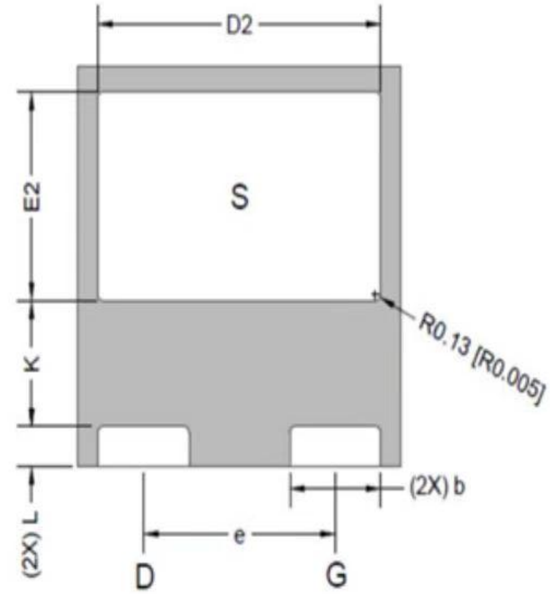
下表提供了在评估过程中需遵循的实际规则

评估GSR半导体GaN器件

DO	DO NOT
通过驱动和电源环路中保持走线短，最大限度降低电路电感	扭转TO-220或TO-247的引脚，以适应GDS电路板布局
安装到PCB上时，将TO-220和TO-247封装引线长度降至最低	在驱动电路中使用长走线，器件的引线长度过长
使用最短检测环路进行探测；将探头及其接地连接直接连接至测试点	使用差模探头或带长线的探头接地夹

Mechanical





G: Gate
S: Source
D: Drain
Lead finish: Sn plating

DIM	mm			inch		
	MIN	NOM	MAX	MIN	NOM	MAX
A	0.90	1.00	1.10	0.035	0.039	0.043
A1	0.00	-	0.05	0.000	-	0.002
A3	0.20 REF.			0.007 BSC		
b	2.20	2.25	2.30	0.087	0.089	0.091
D	7.90	8.00	8.10	0.311	0.315	0.319
D2	6.85	7.00	7.15	0.270	0.276	0.281
E	7.90	8.00	8.00	0.311	0.315	0.315
e	4.75 BSC			0.187 BSC		
E2	4.03	4.18	4.33	0.159	0.165	0.170
K	2.50	-	-	0.098	-	-
L	0.70	0.80	0.90	0.028	0.031	0.035

PQFN 8mm x 8mm POD (GSR065D013A)

SCALE 1:1 | SHEET 1/1 | DRAWING NO.:200119 | VER. 2